

PATENT

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re application of: **Takayoshi YOSHIDA**

Serial Number: **Not Yet Assigned**

Filed: **September 22, 2003**

**Customer No.: 23850**

For: **DEVICE FOR DRIVING LUMINESCENT DISPLAY PANEL**

**CLAIM FOR PRIORITY UNDER 35 U.S.C. 119**

Commissioner for Patents  
P. O. Box 1450  
Alexandria, VA 22313-1450

September 22, 2003

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

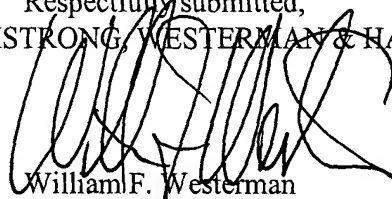
**Japanese Appln. No. 2002-278928, filed on September 25, 2002.**

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicant has complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,  
ARMSTRONG, WESTERMAN & HATTORI, LLP



William F. Westerman  
Reg. No. 29,988

Atty. Docket No.: 031180  
Suite 1000, 1725 K Street, N.W.  
Washington, D.C. 20006  
Tel: (202) 659-2930  
Fax: (202) 887-0357  
WFW/yap

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 9月25日

出 願 番 号

Application Number:

特願2002-278928

[ ST.10/C ]:

[ JP2002-278928 ]

出 願 人

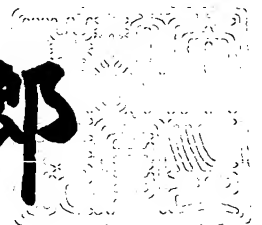
Applicant(s):

東北パイオニア株式会社

2003年 3月18日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2003-3018314

【書類名】 特許願  
 【整理番号】 57P0280  
 【提出日】 平成14年 9月25日  
 【あて先】 特許庁長官 太田 信一郎 殿  
 【国際特許分類】 G09G 3/30  
 G09F 9/30  
 【発明者】  
     【住所又は居所】 山形県米沢市八幡原四丁目3 1 4 6 番地 7 東北パイオ  
     ニア株式会社 米沢工場内  
     【氏名】 吉田 孝義  
 【特許出願人】  
     【識別番号】 000221926  
     【氏名又は名称】 東北パイオニア株式会社  
 【代理人】  
     【識別番号】 100101878  
     【弁理士】  
     【氏名又は名称】 木下 茂  
 【手数料の表示】  
     【予納台帳番号】 063692  
     【納付金額】 21,000円  
 【提出物件の目録】  
     【物件名】 明細書 1  
     【物件名】 図面 1  
     【物件名】 要約書 1  
     【包括委任状番号】 0102484  
 【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 発光表示パネルの駆動装置

【特許請求の範囲】

【請求項 1】 発光素子と、前記発光素子を点灯駆動する駆動用 T F T と、前記駆動用 T F T のゲート電圧を制御する制御用 T F T と、前記発光素子の発光動作を維持するために該発光素子に対して順方向の電流を供給すると共に、前記発光素子に対して前記順方向とは逆のバイアス電圧を印加することができる電源回路とを備えた発光表示パネルの駆動装置であって、

前記電源回路が、基準電位に対して正電位と負電位の各電源電圧レベルをそれぞれ出力するものであり、前記発光素子に対して順方向の電流を供給する状態においては、前記発光素子の陽極として機能する一方に正電位の電源電圧レベルを、また、前記発光素子の陰極として機能する他方に負電位の電源電圧レベルを供給し、

前記発光素子に対して逆バイアス電圧を印加する状態においては、前記発光素子の陽極として機能する一方に負電位の電源電圧レベルを、また、前記発光素子の陰極として機能する他方に正電位の電源電圧レベルを供給するように成され、

かつ、少なくとも前記駆動用 T F T と制御用 T F T とが、同一チャンネルの T F T で構成されていることを特徴とする発光表示パネルの駆動装置。

【請求項 2】 前記正電位の電源電圧レベルおよび負電位の電源電圧レベルを択一的に選択する第 1 スイッチ手段と、前記第 1 スイッチ手段による正電位の電源電圧レベルの選択状態において、前記負電位の電源電圧レベルを選択すると共に、前記第 1 スイッチ手段による負電位の電源電圧レベルの選択状態において、前記正電位の電源電圧レベルを選択する第 2 スイッチ手段とが具備され、前記第 1 スイッチ手段と第 2 スイッチ手段の間に、前記発光素子が配列されていることを特徴とする請求項 1 に記載の発光表示パネルの駆動装置。

【請求項 3】 前記駆動用 T F T と制御用 T F T とは、共に P チャンネル型 T F T であることを特徴とする請求項 1 または請求項 2 に記載の発光表示パネルの駆動装置。

【請求項 4】 前記駆動用 T F T による発光素子の点灯駆動状態を維持する

電荷蓄積用のコンデンサ備えられ、前記コンデンサに蓄積された電荷によるコンデンサの端子電圧が前記駆動用 T F T のゲートに供給されるように構成したことを特徴とする請求項 1 ないし請求項 3 に記載の発光表示パネルの駆動装置。

【請求項 5】 前記コンデンサにおける電荷を消去可能にする T F T をさらに備えたことを特徴とする請求項 4 に記載の発光表示パネルの駆動装置。

【請求項 6】 前記コンデンサにおける電荷を消去可能にする T F T を各画素ごとに備えたことを特徴とする請求項 5 に記載の発光表示パネルの駆動装置。

【請求項 7】 前記発光素子の点灯駆動制御手段として、コンダクタンスコントロール方式、カレントミラー方式、電流プログラミング方式、電圧プログラミング方式、スレッシュOLD 電圧補正方式のいずれかを採用したことを特徴する請求項 1 ないし請求項 4 のいずれかに記載の発光表示パネルの駆動装置。

【請求項 8】 前記駆動用 T F T に対して並列接続されて、逆バイアス電圧の印加状態で導通状態となる素子を備えたことを特徴とする請求項 1 ないし請求項 7 のいずれかに記載の発光表示パネルの駆動装置。

【請求項 9】 前記逆バイアス電圧の印加状態で導通状態となる素子が、ダイオードであることを特徴とする請求項 8 に記載の発光表示パネルの駆動装置。

【請求項 1 0】 前記発光素子は、有機化合物を発光層に用いた有機 E L 素子により構成したことを特徴とする請求項 1 ないし請求項 9 のいずれかに記載の発光表示パネルの駆動装置。

# 【発明の詳細な説明】

## 【 0 0 0 1 】

### 【発明の属する技術分野】

この発明は、画素を構成する発光素子を T F T (Thin Film Transistor) によってアクティブ駆動させる発光表示パネルの駆動装置に関し、特に前記発光素子に対して駆動用 T F T を介して効果的に逆バイアス電圧を印加することができる発光表示パネルの駆動装置に関する。

## 【 0 0 0 2 】

### 【従来の技術】

発光素子をマトリクス状に配列して構成される表示パネルを用いたディスプレ

イの開発が広く進められている。このような表示パネルに用いられる発光素子として、有機材料を発光層に用いた有機EL（エレクトロルミネッセンス）素子が注目されている。これはEL素子の発光層に、良好な発光特性を期待することができる有機化合物を使用することによって、実用に耐えうる高効率化および長寿命化が進んだことも背景にある。

## 【0003】

かかる有機EL素子を用いた表示パネルとして、EL素子を単にマトリクス状に配列した単純マトリクス型表示パネルと、マトリクス状に配列したEL素子の各々に、TFTからなる能動素子を加えたアクティブマトリクス型表示パネルが提案されている。後者のアクティブマトリクス型表示パネルは、前者の単純マトリクス型表示パネルに比べて、低消費電力を実現することができ、また画素間のクロストークが少ない等の特質を備えており、特に大画面を構成する高精細度のディスプレイに適している。

## 【0004】

図1は、従来のアクティブマトリクス型表示パネルにおける1つの画素10に対応する回路構成の一例を示している。なお、以下に説明する各TFTにおけるソースおよびドレインの各端子は、その両端子に印加される電圧次第で、動作的にソースとしてまたドレインとして機能することになる。したがって、以下においてはソースおよびドレインとしての各表現は説明の便宜上において、仮に定めた呼称として扱うことにし、各回路例における実際の動作状態においては、その機能が前記呼称とは異なる（反転する）場合もある。

## 【0005】

図1において制御用TFT11のゲートGは走査線（制御ラインA1）に接続され、ソースSはデータ線（データラインB1）に接続されている。また、この制御用TFT11のドレインDは、駆動用TFT12のゲートGに接続されると共に、電荷保持用のコンデンサ13の一方の端子に接続されている。そして、駆動用TFT12のソースSは前記コンデンサ13の他方の端子に接続されると共に、パネル内に形成された共通陽極16に接続されている。また駆動用TFT12のドレインDは、有機EL素子14の陽極に接続され、この有機EL素子14

の陰極は、パネル内に形成された共通陰極 1 7 に接続されている。

#### 【0006】

図 2 は、図 1 に示した各画素 1 0 を担う回路構成を、表示パネル 2 0 に配列した状態を模式的に示したものであり、各制御ライン A1 ~ An と、各データライン B1 ~ Bm との交差位置の各々において、図 1 に示した回路構成の各画素 1 0 がそれぞれ形成されている。そして、前記した構成においては、駆動用 T F T 1 2 の各ソース S が図 2 に示された共通陽極 1 6 にそれぞれ接続され、各 E L 素子 1 4 の陰極が同じく図 2 に示された共通陰極 1 7 にそれぞれ接続された構成とされている。

#### 【0007】

この状態において、図 1 における制御用 T F T 1 1 のゲート G に制御ラインを介してオン電圧が供給されると、T F T 1 1 はソース S に供給されるデータラインからの電圧に対応した電流を、ソース S からドレイン D に流す。したがって、T F T 1 1 のゲート G がオン電圧の期間に、前記コンデンサ 1 3 が充電され、その電圧が駆動用 T F T 1 2 のゲート G に供給されて、T F T 1 2 にはそのゲート電圧とソース電圧に基づいた電流を、ドレイン D から E L 素子 1 4 を通じて共通陰極 1 7 に流し、E L 素子 1 4 を発光させる。

#### 【0008】

また T F T 1 1 のゲート G がオフ電圧になると、T F T 1 1 はいわゆるカットオフとなり、T F T 1 1 のドレイン D は開放状態となるものの、駆動用 T F T 1 2 はコンデンサ 1 3 に蓄積された電荷によりゲート G の電圧が保持され、次の走査まで駆動電流を維持し、E L 素子 1 4 の発光も維持される。なお、前記した駆動用 T F T 1 2 には、ゲート入力容量が存在するので、前記したコンデンサ 1 3 を格別に設けなくても、前記と同様な動作を行わせることが可能である。

#### 【0009】

図 1 および図 2 に示した従来例においては、画素を構成する駆動用 T F T 1 2 と E L 素子 1 4 との直列回路が、すべて共通陽極 1 6 と共通陰極 1 7 との間に接続されたいわゆる単色発光の表示パネルの例を示している。しかしながら、以下に説明するこの発明にかかる発光表示パネルの駆動装置においては、単色発光の

表示パネルは勿論のこと、むしろ R（赤）、G（緑）、B（青）の各発光画素（サブピクセル）を備えた例えばフルカラーの発光表示パネルに好適に採用されるものである。したがって、この場合には前記したような共通陽極 16 および共通陰極 17 を利用することなく、R、G、B のサブピクセルに対応してそれぞれ分離した陽極ラインまたは陰極ラインを備えた構成が採用される。

【0010】

なお、前記した有機 EL 素子は、電気的にはダイオード特性を有する発光エレメントと、これに並列に接続された静電容量（寄生容量）を有していることは周知のとおりであり、また、有機 EL 素子は前記ダイオード特性の順方向電流にほぼ比例した強度で発光することが知られている。さらに、前記 EL 素子には、発光に関与しない逆方向の電圧（逆バイアス電圧）を逐次印加することで、EL 素子の寿命を延ばすことができることが経験的に知られている。

【0011】

それ故、発光させるべき EL 素子を指定する例えばアドレス期間内に、順方向とは逆方向の極性のバイアス電圧を EL 素子に印加するように構成した発光表示パネルの駆動装置が、特許文献 1 に開示されている。また、前記アドレス期間の終了時点から始まる第 1 サブフィールド（SF1）の EL 素子の点灯期間において、全ての EL 素子に対して同時に逆バイアス電圧を印加する期間（Tb）を設定した発光表示パネルの駆動装置も、特許文献 2 に開示されている。

【0012】

【特許文献 1】

特開 2 0 0 1 - 1 0 9 4 3 2 号公報（段落番号 0 0 0 5 ～ 0 0 0 7 の欄、図 5 および図 6 等）

【特許文献 2】

特開 2 0 0 1 - 1 1 7 5 3 4 号公報（段落番号 0 0 2 0 ～ 0 0 2 3 の欄、図 8 および図 10 等）

【0013】

【発明が解決しようとする課題】

ところで、前記した電流駆動型の発光素子をアクティブマトリックス駆動する



ためには、相当の電子移動度が必要であるといわれており、これを駆動するためには一般的にはポリシリコンTFTが使用されている。そして、駆動用のTFT 12においては、EL素子14の構造上の理由などからPチャンネル型を使用し、制御用TFT 11においては、小さい保持容量で所定の保持時間を確保するために、オフ時のリーク電流が小さいNチャンネル型を使用する構成が一般的に採用されている。前記したPチャンネルおよびNチャンネルのTFTの組み合わせを採用し、かつEL素子に対して逆バイアス電圧を印加することができる構成を考えた場合、例えば図3～図7に示すような各画素の回路構成を挙げることができる。なお、以下に説明する図3～図7においては、図1に示した各素子に相当する素子を同一符号で示している。

#### 【0014】

まず、図3はすでに図1に基づいて説明した画素構成と同様のいわゆるコンダクタンスコントロール方式と呼ばれるものである。そして、EL素子14の陰極側の電位をスイッチS1により選択することで、EL素子14に対して順方向電圧、または逆バイアス電圧を供給するように構成されている。この場合、EL素子14に対して順方向電圧を加える場合には、駆動用のTFT 12のソースとEL素子14の陰極間の電位が15V程度に設定される。それ故、図3に示したV<sub>Hanod</sub>の電位は10V、またV<sub>Lcath</sub>の電位は-5V程度に設定される。これにより図3に示すスイッチS1の状態において、EL素子14に対して順方向電圧を印加することができる。

#### 【0015】

一方、図3に示した回路構成において、EL素子14に対して逆バイアス電圧を供給する場合においては、スイッチS1は図とは逆方向に切り換えられ、V<sub>Hbb</sub>が選択される。この場合、V<sub>Hbb</sub>の電位は前記したV<sub>Hanod</sub>の電位である10Vに対して、さらに高電位の電圧源を用意する必要がある。因みに駆動用のTFT 12のソースとEL素子14の陰極間に15Vの逆バイアス電圧を印加しようとするならば、前記V<sub>Hbb</sub>の電圧レベルは25V必要になる。

#### 【0016】

次に図4は、デジタル階調を実現させる3TFT方式の画素構成の例を示すも

のである。この図4に示す構成においては、消去用TFT21が備えられており、EL素子14の点灯期間の途中において、この消去用TFT21をオン動作させることで、コンデンサ13の電荷を放電させることができる。これにより、EL素子14の点灯期間を制御する階調駆動を実現させることができる。この図4の構成においても、EL素子14の陰極側の電位をスイッチS1により選択することで、EL素子14に対して順方向電圧、または逆バイアス電圧を供給するように構成されている。

## 【0017】

この図4に示した回路構成においても、駆動用のTFT12のソースとEL素子14の陰極間に、例えば15Vの逆バイアス電圧を印加しようとするならば、図3に示した構成と同様に、前記VHbbとして25Vの電圧レベルを生成する電源が必要になる。

## 【0018】

このようにVHbbとして示した25Vものの比較的高いレベルの電源電圧を確保することは、例えば携帯用機器への搭載を考えた場合、得策ではない。また、この種のアクティブマトリックスパネルを点灯駆動させるには、駆動用TFTに流れる電流を制御する信号のほかに、制御用TFTを制御する信号など数多くの電源電圧が必要になる。特に前記したように携帯用機器への搭載を考えた場合には、実装スペースと消費電力の点から、電源電圧の数はできる限り少なくして、これらが共用できるようにすることが望まれる。

## 【0019】

そこで、図5および図6に示すように切り換えスイッチS1（以下、これを第1スイッチとも言う）に加えて、さらに切り換えスイッチS2（以下、これを第2スイッチとも言う）を備え、EL素子14に対して順方向電流を加える場合には、駆動用のTFT12のソースに第2スイッチS2を介してVHanod=10Vを、またEL素子14の陰極に第1スイッチS1を介してVLcath=-5Vを印加することで、順方向電圧を15Vとすることができる。

## 【0020】

また、EL素子14に対して逆バイアス電圧を加える場合には、前記VHanod

= 1 0 V、および  $V_{Lcath} = -5 V$  の両電源を利用して、駆動用の T F T 1 2 のソースに第 2 スイッチ S 2 を介して  $V_{Lcath} = -5 V$  を、E L 素子 1 4 の陰極に第 1 スイッチ S 1 を介して  $V_{Hanod} = 1 0 V$  を印加することで、E L 素子 1 4 に対して 1 5 V の逆バイアス電圧を印加させることができる。これにより、図 3 および図 4 に基づいて説明した  $V_{Hbb} = 2 5 V$  のような、他に比較して相当に高い電圧レベルの電源を省略することができる。

#### 【 0 0 2 1 】

さらには、前記した説明の範囲においては順方向電圧および逆バイアス電圧として共に 1 5 V の電位差を確保する場合に、絶対値で 1 0 V および 5 V の電源を用意することでこれを達成することができ、表示パネルをより一層低電圧の電源回路で駆動することが可能になる。

#### 【 0 0 2 2 】

ところで、前記したようにスイッチ S 1 , S 2 を利用し、順方向ドライブ時、および逆バイアス電圧の印加時に正負の各電源を切り換えて供給するように制御した場合には、以下のような問題点が発生し、特に逆バイアス電圧の印加時において E L 素子 1 4 に対して有効に逆バイアス電圧を加えることが困難になるという現象が発生する。

#### 【 0 0 2 3 】

前記した問題点について図 5 に示す回路構成を例にして説明する。すなわち、図 5 に示す回路構成においては、 $V_{Hanod} = 1 0 V$ 、 $V_{Lcath} = -5 V$  であることは前記したとおりである。この場合、E L 素子 1 4 に対する順方向電流の供給時において、駆動用 T F T 1 2 をオン・オフ制御させるに必要な T F T 1 2 のゲート電圧を考えた場合、T F T 1 2 は P チャンネルであるため、これをオフ状態とするためには最低で 1 0 V の電位が必要になる。また T F T 1 2 をオンさせるには、基準電位点であるアース電位 ( $= 0 V$ ) をそのまま利用することができる。したがって制御用 T F T 1 1 のソースに供給されるデータ信号電圧としては、 $V_{Hdata} = 1 0 V$ 、および  $V_{Ldata} = 0 V$  に設定することができる。

#### 【 0 0 2 4 】

なお、前記したように T F T 1 2 をオンさせるために基準電位点であるアース

電位をゲート電圧として利用できる場合は、例えば  $V_{Hanod}$  電圧で  $EL$  素子の発光輝度を調整し、階調方式が時間階調などのデジタル階調を行う場合に採用される。例えば  $V_{Lcont}$  電圧で発光輝度を調整し、デジタル階調を行う場合や、アナログ階調の場合は、 $TFT12$  のゲート電圧として、 $0V \sim 10V$  の間をとることになる。したがって、以下においては、 $V_{Hanod}$  電圧で  $EL$  素子の発光輝度を調整し、階調方式が時間階調などのデジタル階調を行う前者の構成を採用した場合を前提にして説明する。

## 【 0 0 2 5 】

ここで、制御用  $TFT11$  は前記したとおり  $N$  チャンネルであるため、前記  $V_{Hdata}$  および  $V_{Ldata}$  を選択的に駆動用  $TFT$  のゲートに供給させるためには、制御用  $TFT11$  のゲートには、 $V_{Hdata} = 10V$  に対して少なくとも  $2V$  のスレッシュホールド電圧を加えた  $12V$  の制御電圧 ( $V_{Hcont}$ ) を供給することが必要になる。また、非走査時においては制御用  $TFT11$  のゲートには基準電位点であるアース電位 ( $= 0V$ ) をそのまま利用することで、制御用  $TFT11$  をオフ状態にすることができる。したがって制御用  $TFT11$  のゲートに供給される制御ライン信号電圧としては、 $V_{Hcont} = 12V$ 、および  $V_{Lcont} = 0V$  に設定することが望ましい。

## 【 0 0 2 6 】

ここで、 $EL$  素子  $14$  への順方向電圧の印加状態から、逆バイアス電圧を印加する切り換え時においては、コンデンサ  $13$  の電荷を放電させるリセット操作が実行される。すなわち、順方向電圧の印加状態においては、コンデンサ  $13$  の一方の端子  $a$  には、 $V_{Hanod} = 10V$  が印加されている。そこで、制御ラインに対して  $V_{Hcont} = 12V$  を供給し、この時データラインに  $V_{Hdata} = 10V$  を供給すると、コンデンサ  $13$  の他方の端子  $b$  には制御用  $TFT11$  を介して  $10V$  ( $= V_{Hdata}$ ) が印加される。したがって、この瞬間にコンデンサ  $13$  の両端電圧は同電位になされ、電荷は放電 (リセット) される。その後、 $V_{Lcont} = 0V$  を供給し、制御用  $TFT11$  をオフ状態にする。

## 【 0 0 2 7 】

続いて、図 5 に示す切り換えスイッチ  $S1$  ,  $S2$  は、図とは逆方向に切り換え

られ、駆動用 T F T 1 2 のソースに  $V_{Lcath} = -5 V$  が供給され、E L 素子 1 4 の陰極には  $V_{Hanod} = 10 V$  が供給される。この瞬間において電荷が放電状態の前記コンデンサ 1 3 を介して、端子 b は  $-5 V$  に引き込まれる。この時、制御用 T F T 1 1 のドレインも  $-5 V$  に引き込まれ、そのゲート電圧に対して十分に低電圧になされた制御用 T F T 1 1 のドレインは、実質的にソースとして機能することになる。それ故、制御用 T F T 1 1 は N チャンネルであるために、前記したバイアスの関係で、瞬時の間オン状態になされる。それ故、制御用 T F T 1 1 を介して駆動用 T F T 1 2 のゲート電位は、 $-5 V$  から引き上げられ極端な場合は  $+10 V$  近辺にまで引き上げられる場合もある。

## 【 0 0 2 8 】

また、駆動用 T F T 1 2 においては、前記した切り換えスイッチ  $S1$  ,  $S2$  の切り換えにより、ソースとドレインの機能が反転しており、機能が反転したソース電位 ( $V_{Hanod} = 10 V$ ) に近いゲート電圧が印加される結果、駆動用 T F T 1 2 はオフ状態に陥る。この結果、E L 素子 1 4 に対して効果的に逆バイアス電圧を印加することが不可能になり、E L 素子の寿命を延ばすという効果を半減させてしまうという問題が残される。

## 【 0 0 2 9 】

一方、本件出願人は駆動用 T F T に対してダイオードを並列接続し、逆バイアス電圧の印加時に導通状態となる前記ダイオードの作用により、E L 素子 1 4 に対して効果的に逆バイアス電圧を印加する回路構成について、特願 2 0 0 2 - 2 3 0 0 7 2 号として出願している。図 7 は図 6 に示した回路構成に、さらに前記ダイオード 1 8 を加えた回路構成を示している。この図 7 に示す構成によると、スイッチ  $S1$  ,  $S2$  が図の状態とは逆に切り換えられて、E L 素子 1 4 に対して逆バイアス電圧が印加された場合、ダイオード 1 8 が導通状態となる。これにより、E L 素子 1 4 に対して効果的に逆バイアス電圧を加えることができる。

## 【 0 0 3 0 】

ところが、図 7 に示す回路構成によると、E L 素子 1 4 に対して逆バイアス電圧を印加した状態においては、T F T 2 1 , T F T 1 1 は N チャンネルであるために、共にオン状態となり、 $V_{Lcath}$  と  $V_{Hdata}$  または  $V_{Ldata}$  が短絡状態とな

る不具合が発生する。

【 0 0 3 1 】

この発明は、前記した幾つかの技術的な問題点に着目してなされたものであり、E L 素子に対して逐次逆バイアス電圧を供給するように構成した発光表示パネルにおいて、E L 素子に対して駆動用 T F T を介して効果的に逆バイアス電圧を印加することができる発光表示パネルの駆動装置を提供することを課題とするものである。加えて、この発明は電源回路より比較的低電圧の電圧レベルの供給を受けて発光駆動することができる発光表示パネルの駆動装置を提供することを課題とするものである。さらにこの発明は、例示したような回路構成において、前記したような短絡状態となるような不具合の発生を防止することができる発光表示パネルの駆動装置を提供することを課題とするものである。

【 0 0 3 2 】

【課題を解決するための手段】

前記した課題を解決するためになされたこの発明にかかる駆動装置は、請求項 1 に記載のとおり、発光素子と、前記発光素子を点灯駆動する駆動用 T F T と、前記駆動用 T F T のゲート電圧を制御する制御用 T F T と、前記発光素子の発光動作を維持するために該発光素子に対して順方向の電流を供給すると共に、前記発光素子に対して前記順方向とは逆のバイアス電圧を印加することができる電源回路とを備えた発光表示パネルの駆動装置であって、前記電源回路が、基準電位に対して正電位と負電位の各電源電圧レベルをそれぞれ出力するものであり、前記発光素子に対して順方向の電流を供給する状態においては、前記発光素子の陽極として機能する一方に正電位の電源電圧レベルを、また、前記発光素子の陰極として機能する他方に負電位の電源電圧レベルを供給し、前記発光素子に対して逆バイアス電圧を印加する状態においては、前記発光素子の陽極として機能する一方に負電位の電源電圧レベルを、また、前記発光素子の陰極として機能する他方に正電位の電源電圧レベルを供給するように構成され、かつ、少なくとも前記駆動用 T F T と制御用 T F T とが、同一チャンネルの T F T で構成されている点に特徴を有する。

【 0 0 3 3 】

## 【発明の実施の形態】

以下、この発明にかかる発光表示パネルの駆動装置について、図に示す実施の形態に基づいて説明する。なお、以下の説明においてはすでに説明した各図に示された各部（素子）に相当する部分（素子）を同一符号で示しており、したがって個々の機能および動作については適宜説明を省略する。

## 【0034】

図8は、その第1の実施の形態を示したものであり、1つの画素10に対応する回路構成を示している。この第1の実施の形態においては、すでに説明したコンダクタンスコントロール方式による駆動手段を利用したものであり、図5に示す構成と対比すると、制御用TFT11としてPチャンネルが用いられている。すなわち、この実施の形態においては、駆動用TFT12と制御用TFT11とは、共にPチャンネル型のTFTが用いられている。そして、図8に示す実施の形態においても、 $V_{Hanod} = 10\text{ V}$ 、 $V_{Lcath} = -5\text{ V}$ の電源電圧が利用されるように構成されている。

## 【0035】

そして、EL素子14に対して順方向電流を流す場合においては、第1スイッチS1は図に示すように、負電位の電源電圧レベル（ $V_{Lcath} = -5\text{ V}$ ）を選択すると共に、第2スイッチS2は図に示すように、正電位の電源電圧レベル（ $V_{Hanod} = 10\text{ V}$ ）を選択するようになされる。また、EL素子14に対して逆バイアス電圧を印加する場合においては、第1スイッチS1は図とは逆方向に切り換えられて、正電位の電源電圧レベル（ $V_{Hanod} = 10\text{ V}$ ）を選択すると共に、第2スイッチS2は図とは逆方向に切り換えられて、負電位の電源電圧レベル（ $V_{Lcath} = -5\text{ V}$ ）を選択するようになされる。

## 【0036】

一方、図8に示す回路構成において駆動用TFT12をオン・オフ制御させるに必要なTFT12のゲート電圧を考えた場合、駆動用TFT12はPチャンネルであるため、これをオフ状態とするためには最低で10Vの電位が必要になる。またTFT12をオンさせるには、基準電位点であるアース電位（ $= 0\text{ V}$ ）をそのまま利用することができる。したがって制御用TFT11のソースに供給さ

れるデータ信号電圧としては、 $VHdata = 10V$ 、および $VLdata = 0V$ に設定することが望ましく、これは図5に示した例と同様である。

## 【0037】

一方、この実施の形態にかかる制御用TFT11は、前記したとおりPチャンネルであるため、前記 $VHdata = 10V$ および $VLdata = 0V$ を、選択的に駆動用TFTのゲートに供給させるためには、制御用TFT11のゲート電圧として、 $VHcont = 10V$ と、 $VLcont = -5V$ の組み合わせを利用することができる。この各電圧レベルは、前記 $VHanod$ と $VLcath$ に用いられる電圧レベルをそのまま利用することができる。

## 【0038】

これにより、 $VHdata = 10V$ と、 $VHcont = 10V$ の組み合わせで制御用TFT11をオフに、また $VHdata = 10V$ と、 $VLcont = -5V$ の組み合わせで制御用TFT11をオンさせることができる。さらに $VLdata = 0V$ と、 $VHcont = 10V$ の組み合わせで制御用TFT11をオフに、また $VLdata = 0V$ と、 $VLcont = -5V$ の組み合わせで制御用TFT11をオンさせることができる。

## 【0039】

ここで、EL素子14への順方向電圧の印加状態から、逆バイアス電圧を印加する切り換え時においては、前記した例と同様にコンデンサ13の電荷を放電させるリセット操作が実行される。これはEL素子14に逆バイアス電圧を印加した時に、駆動用TFT12をオン状態に制御することで、EL素子14に対する逆バイアス電圧の印加効果を高めるためになされる。

## 【0040】

そして、EL素子14に対して順方向電圧が印加された状態においては、コンデンサ13の一方の端子aには、 $VHanod = 10V$ が印加されている。そこで、制御ラインに対して $VLcont = -5V$ を供給し、この時データラインに $VHdata = 10V$ を供給すると、コンデンサ13の他方の端子bには制御用TFT11を介して $10V (= VHdata)$ が印加される。したがって、この瞬間にコンデンサ13の両端電圧は同電位になされ、電荷は放電（リセット）される。その後、 $VHcont = 10V$ を供給し、制御用TFT11をオフ状態とする。



## 【 0 0 4 1 】

続いて、図 8 に示す切り換えスイッチ  $S1$  ,  $S2$  は、図とは逆方向に切り換えられ、駆動用 T F T 1 2 のソースに  $V_{Lcath} = -5V$  が供給され、E L 素子 1 4 の陰極には  $V_{Hanod} = 10V$  が供給される。この瞬間において電荷が放電状態の前記コンデンサ 1 3 を介して、端子 b は  $-5V$  に引き込まれる。この時、制御用 T F T 1 1 のドレインも  $-5V$  に引き込まれるものの、制御用 T F T 1 1 は P チャンネルであるがため、カットオフ状態を維持する。

## 【 0 0 4 2 】

これにより、駆動用 T F T 1 2 のゲートには、前記した  $-5V$  が確実に印加されることになり、駆動用 T F T 1 2 はオン状態になされる。したがって、E L 素子 1 4 には駆動用 T F T 1 2 を介して、効果的に逆バイアス電圧が印加され、これにより E L 素子の寿命を延ばすことが可能となる。

## 【 0 0 4 3 】

なお、前記の説明においては、 $V_{Lcont}$  を  $V_{Lcath}$  と同一電圧の  $-5V$  としているが、実施例として示していないが各ドライバー部の電源として例えば  $-2V$  が用意されている。したがって、 $V_{Lcont}$  として、前記  $-2V$  の電源電圧を利用することもできる。

## 【 0 0 4 4 】

以上説明した図 8 に示す実施の形態によると、E L 素子に対する逆バイアス電圧の印加時においては、駆動用 T F T 1 2 をオン状態とすることができるので、駆動用 T F T を介して E L 素子 1 4 に対して効果的に逆バイアス電圧を加えることができ、素子の長寿命化を図ることができる。また、E L 素子に対する順方向電流の供給および逆バイアス電圧の供給を、絶対値の低い電源電圧の組み合わせにより実現することができる。

## 【 0 0 4 5 】

次に図 9 は、この発明にかかる第 2 の実施の形態について 1 つの画素 1 0 に対応する回路構成で示している。この図 9 に示す構成においても、すでに説明した図 6 に示す構成と同様に、デジタル階調駆動を実現する 3 T F T 方式による駆動手段を利用したものであり、図 6 に示す構成と対比すると、制御用 T F T 1 1 と

してPチャンネルが用いられている。すなわち、この実施の形態においても、駆動用TFT12と制御用TFT11とは、共にPチャンネル型のTFTが用いられており、さらに階調表現を行うための消去用TFT21においてもPチャンネル型のTFTが用いられている。

#### 【0046】

この構成によると、駆動用TFT12と制御用TFT11との動作関係は、図8に示した構成と同様に作用し、EL素子14には駆動用TFT12を介して、効果的に逆バイアス電圧を印加させることができる。この逆バイアス電圧の印加状態においては、消去用TFT21のゲートに、例えば基準電位（0V）を印加させることでカットオフ状態を維持させることができ、駆動用TFT12のオン状態に影響を与えることはない。

#### 【0047】

また、前記消去用TFT21は、EL素子14に順方向電流が流されている発光可能な期間において、そのゲートに例えば10Vの電源電圧を印加することでカットオフ状態とすることができる。そして、ELの素子発光可能な期間の途中において、消去用TFT21のゲートに基準電位（0V）を与えることでオン動作させることができ、これにより効果的に階調制御を行なわせることができる。したがって、図9に示す構成によると、新たに格別の電源（電圧）を設けることなく、EL素子の点灯動作並びに効果的な逆バイアスの印加動作を実行させることができる。

#### 【0048】

この図9に示す実施の形態においても、EL素子に対する逆バイアス電圧の印加時においては、駆動用TFT12をオン状態とすることができるので、駆動用TFTを介してEL素子に対して効果的に逆バイアス電圧を加えることができ、素子の長寿命化を図ることができる。また、EL素子14に対する順方向電流の供給および逆バイアス電圧の供給を、絶対値の低い電源電圧の組み合わせにより実現することができる。さらに図9に示す実施の形態においては、制御用TFT11、駆動用TFT12、消去用TFT21として、共にPチャンネルのTFTを利用したことで、消去用TFT21のゲート電圧として、前記したように既存

の 1 0 V または基準電位点である 0 V を印加させることで、効果的に階調制御を行なわせることが可能である。

#### 【 0 0 4 9 】

図 1 0 は、この発明にかかる第 3 の実施の形態について 1 つの画素 1 0 に対応する回路構成で示したものである。この図 1 0 に示す構成は図 9 に示した構成に加え、駆動用 T F T 1 2 に対して並列接続されて、逆バイアス電圧の印加状態で導通状態となるダイオード 1 8 を備えた構成とされている。この構成においても E L 素子 1 4 に逆バイアス電圧を印加する場合においては、切り換えスイッチ S 1 , S 2 は図とは逆の状態に切り換えられる。これにより、駆動用 T F T 1 2 に対して並列接続されたダイオード 1 8 は導通状態となり、E L 素子 1 4 に対して効果的に逆バイアス電圧を印加することができる。

#### 【 0 0 5 0 】

そして、E L 素子 1 4 に対する逆バイアス電圧の印加状態においては、T F T 2 1 , T F T 1 1 は P チャンネルにより構成されているので、共にオフ状態を維持する。したがって、図 7 に基づいて説明したように V L cath と V H data または V L data が短絡状態となる不具合を効果的に回避することができる。なお、図 1 0 に示す実施の形態においては、駆動用 T F T 1 2 に対してダイオード 1 8 が並列接続されているが、このダイオード 1 8 に代えて逆バイアス電圧の印加時にオン状態に制御される例えば T F T によるスイッチング素子を配置してもよい。

#### 【 0 0 5 1 】

この図 1 0 に示す実施の形態においても、同様に E L 素子に対して効果的に逆バイアス電圧を加えることができ、素子の長寿命化を図ることができる。また、E L 素子 1 4 に対する順方向電流の供給および逆バイアス電圧の供給を、同様に絶対値の低い電源電圧の組み合わせにより実現することができる。さらに図 1 0 に示す実施の形態によると、制御用 T F T 1 1 、駆動用 T F T 1 2 、消去用 T F T 2 1 として、共に P チャンネルの T F T を利用したことで、逆バイアス電圧の印加状態においては、V L cath と V H data または V L data が短絡状態となる不具合を効果的に回避することができる。

#### 【 0 0 5 2 】

図 1 1 は、この発明にかかる第 4 の実施の形態について 1 つの画素 1 0 に対応する回路構成で示したものである。この図 1 1 に示す構成はいわゆるカレントミラー方式による駆動手段を利用したものであり、カレントミラー動作により電荷保持用コンデンサへの書き込み処理、並びに点灯駆動動作がなされるように構成されている。この図 1 1 に示す構成においても  $V_{Hanod} = 10\text{ V}$ 、 $V_{Lcath} = -5\text{ V}$  の電源が利用される。すなわち、EL 素子 1 4 に対して順方向電流を流す場合、および EL 素子 1 4 に逆バイアス電圧を印加する場合において、切り換えスイッチ  $S1$ 、 $S2$  を介して前記  $V_{Hanod} = 10\text{ V}$ 、 $V_{Lcath} = -5\text{ V}$  の出力極性を反転させて用いるように構成されている。

## 【 0 0 5 3 】

また、P チャンネルの駆動用 T F T 1 2 にゲートが共通接続されて同じく P チャンネルの T F T 2 2 が対称的に備えられており、両 T F T 1 2、2 2 のゲートとソース間に電荷保持用のコンデンサ 1 3 が接続されている。また、前記 T F T 2 2 のゲートとドレイン間には同じく P チャンネルの制御用 T F T 1 1 が接続されており、この制御用 T F T 1 1 のオン動作により、T F T 1 2、2 2 はカレントミラーとして機能する。すなわち、制御用 T F T 1 1 のオン動作と共に P チャンネルにより構成されたスイッチング用 T F T 2 3 もオン動作されるように構成されており、これにより、スイッチング用 T F T 2 3 を介して書き込み用電流源  $I_d$  が接続されるように構成されている。

## 【 0 0 5 4 】

これにより、アドレス期間においては  $V_{Hanod} = 10\text{ V}$  の電源から、スイッチ  $S2$ 、T F T 2 2、T F T 2 3 を介して書き込み用電流源  $I_d$  に流れる電流経路が形成される。またカレントミラーの作用により、電流源  $I_d$  に流れる電流に対応した電流が、駆動用 T F T 1 2 を介して EL 素子 1 4 に対して供給される。前記した動作によりコンデンサ 1 3 には書き込み用電流源  $I_d$  に流れる電流値に対応した T F T 2 2 のゲート電圧が書き込まれる。そして、コンデンサ 1 3 に所定の電圧値が書き込まれた後には、制御用 T F T 1 1 はオフ状態になされ、駆動用 T F T 1 2 は、コンデンサ 1 3 に蓄積された電荷に基づいて所定の電流を EL 素子 1 4 に供給するように作用し、これにより、T F T 1 2 は発光駆動される。

## 【 0 0 5 5 】

一方、逆バイアス電圧の印加タイミングにおいては、切り換えスイッチ  $S1$  ,  $S2$  は、図とは逆方向に切り換えられ、駆動用  $TFT12$  のソースに  $V_{Lcath} = -5V$  が供給され、 $EL$  素子  $14$  の陰極には  $V_{Hanod} = 10V$  が供給される。この瞬間において駆動用  $TFT12$  のゲートには、前記コンデンサ  $13$  に蓄積されていた電荷に対して、さらに  $V_{Lcath} = -5V$  の電圧が重畳されて印加される。

## 【 0 0 5 6 】

この時の駆動用  $TFT12$  のゲートに印加される電圧レベルは、前記  $V_{Lcath}$  ( $= -5V$ ) よりもさらにマイナス方向にシフトされた電圧になされる。これにより、駆動用  $TFT12$  は  $P$  チャンネルであるがためオン状態になされ、 $EL$  素子  $14$  には駆動用  $TFT12$  を介して、効果的に逆バイアス電圧が印加される。また、制御用  $TFT11$  においては、 $P$  チャンネルであるがためカットオフ状態を維持する。なお、ここではコンデンサ  $13$  の電荷を放電させるリセット動作を実行しない場合について説明したが、リセット動作を行っても、作用効果は同様である。

## 【 0 0 5 7 】

以上説明した図  $11$  に示す実施の形態においても、 $EL$  素子に対する逆バイアス電圧の印加時においては、駆動用  $TFT12$  をオン状態とすることができるので、駆動用  $TFT$  を介して  $EL$  素子に対して効果的に逆バイアス電圧を加えることができ、素子の長寿命化を図ることができる。また、 $EL$  素子  $14$  に対する順方向電流の供給および逆バイアス電圧の供給を、絶対値の低い電源電圧の組み合わせにより実現することができる。

## 【 0 0 5 8 】

図  $12$  は、この発明にかかる第  $5$  の実施の形態について  $1$  つの画素  $10$  に対応する回路構成で示したものである。この図  $12$  に示す構成も図  $11$  で説明した例と同様のカレントミラー方式が採用されている。そして、図  $11$  で説明した例との相違点は、スイッチング用  $TFT23$  が  $N$  チャンネルにより構成されている点である。この構成においても、駆動用  $TFT12$  および制御用  $TFT11$  は、共に  $P$  チャンネルで構成されており、その作用効果は図  $11$  に示した例と同様であ

る。

#### 【 0 0 5 9 】

図 1 3 は、この発明にかかる第 6 の実施の形態について 1 つの画素 1 0 に対応する回路構成で示したものであり、この発明を電流プログラミング方式に採用した例を示している。この図 1 3 に示す構成においても、 $V_{Hanod} = 10\text{ V}$ 、 $V_{Lcath} = -5\text{ V}$  の電源が利用される。すなわち、EL 素子 1 4 に対して順方向電流を流す場合、および EL 素子 1 4 に逆バイアス電圧を印加する場合において、切り換えスイッチ  $S1$ 、 $S2$  を介して前記  $V_{Hanod} = 10\text{ V}$ 、 $V_{Lcath} = -5\text{ V}$  の出力極性を反転させて用いるように構成されている。

#### 【 0 0 6 0 】

そして、前記切り換えスイッチ間にスイッチング用 TFT 2 5 および駆動用の P チャンネル型 TFT 1 2 と EL 素子 1 4 の直列回路が挿入された構成とされている。また、前記駆動用 TFT 1 2 のソースとゲート間に電荷保持用のコンデンサ 1 3 が接続され、駆動用 TFT 1 2 のゲートとドレインとの間には制御用の P チャンネル型 TFT 1 1 が接続されている。さらに駆動用 TFT 1 2 のソースにはスイッチング用 TFT 2 6 を介して書き込み用電流源  $I_d$  が接続されている。

#### 【 0 0 6 1 】

図 1 3 に示した構成においては、制御用 TFT 1 1 およびスイッチング用 TFT 2 6 の各ゲートに制御信号が供給され、これらはオン状態になされる。これに伴い駆動用 TFT 1 2 もオンされ、駆動用 TFT 1 2 を介して書き込み用電流源  $I_d$  からの電流が流れる。この時、書き込み用電流源  $I_d$  からの電流に対応した電圧がコンデンサ 1 3 に保持される。

#### 【 0 0 6 2 】

一方、EL 素子の発光動作時には制御用 TFT 1 1 およびスイッチング用 TFT 2 6 は、共にオフ状態になされ、スイッチング用 TFT 2 5 がオンされる。これにより、駆動用 TFT 1 2 のソース側に、スイッチ  $S2$  を介して  $V_{Hanod} = 10\text{ V}$  が印加され、EL 素子 1 4 の陰極にはスイッチ  $S1$  を介して  $V_{Lcath} = -5\text{ V}$  が印加される。駆動用 TFT 1 2 のドレイン電流は、前記コンデンサ 1 3 に保持された電荷によって決定され、EL 素子の階調制御がなされる。

## 【 0 0 6 3 】

一方、逆バイアス電圧の印加タイミングにおいては、切り換えスイッチ  $S1$  ,  $S2$  は、図とは逆方向に切り換えられ、スイッチング  $TFT25$  を介して駆動用  $TFT12$  のソース側に  $V_{Lcath} = -5V$  が供給され、 $EL$  素子  $14$  の陰極には  $V_{Hanod} = 10V$  が供給される。この瞬間において駆動用  $TFT12$  のゲートには、前記コンデンサ  $13$  に蓄積されていた電荷に対して、さらに  $V_{Lcath} = -5V$  の電圧が重畳されて印加される。

## 【 0 0 6 4 】

この時の駆動用  $TFT12$  のゲートに印加される電圧レベルは、前記  $V_{Lcath}$  ( $= -5V$ ) よりもさらにマイナス方向にシフトされた電圧になされる。これにより、駆動用  $TFT12$  は  $P$  チャンネルであるがためオン状態になされ、 $EL$  素子  $14$  には駆動用  $TFT12$  を介して、効果的に逆バイアス電圧が印加される。また、制御用  $TFT11$  においては、 $P$  チャンネルであるがためカットオフ状態を維持する。なお、ここではコンデンサ  $13$  の電荷を放電させるリセット動作を実行しない場合について説明したが、リセット動作を行っても、作用効果は同様である。

## 【 0 0 6 5 】

この図  $13$  に示した実施の形態においても、 $EL$  素子に対する逆バイアス電圧の印加時においては、駆動用  $TFT12$  をオン状態とすることができる。したがって、駆動用  $TFT$  を介して  $EL$  素子に対して効果的に逆バイアス電圧を加えることができ、素子の長寿命化を図ることができる。また、 $EL$  素子  $14$  に対する順方向電流の供給および逆バイアス電圧の供給を、絶対値の低い電源電圧の組み合わせにより実現することができる。

## 【 0 0 6 6 】

図  $14$  は、この発明にかかる第  $7$  の実施の形態について  $1$  つの画素  $10$  に対応する回路構成で示したものであり、この発明を電圧プログラミング方式に採用した例を示している。この図  $14$  に示す構成においても、 $V_{Hanod} = 10V$ 、 $V_{Lcath} = -5V$  の電源が利用される。すなわち、 $EL$  素子  $14$  に対して順方向電流を流す場合、および  $EL$  素子  $14$  に逆バイアス電圧を印加する場合において、切

り換えスイッチ  $S1$  ,  $S2$  を介して前記  $V_{Hanod} = 10\text{ V}$ 、 $V_{Lcath} = -5\text{ V}$  の出力極性を反転させて用いるように構成されている。

#### 【0067】

この構成においては、駆動用  $TFT12$  に対してスイッチング用  $TFT28$  が直列接続され、さらに前記  $TFT28$  に  $EL$  素子  $14$  が直列接続されている。また、電荷保持用のコンデンサ  $13$  は駆動用  $TFT12$  のゲートとソース間に接続され、また制御用の  $TFT11$  は、駆動用  $TFT12$  のゲートとドレイン間に接続されている。加えてこの電圧プログラミング方式においては、駆動用  $TFT12$  のゲートに対して、データラインよりスイッチング用  $TFT29$  およびコンデンサ  $30$  を介して駆動用  $TFT12$  のゲート側にデータ信号が供給されるように構成されている。

#### 【0068】

前記した電圧プログラミング方式においては、 $TFT11$  および  $TFT28$  がオンされ、これに伴い駆動用  $TFT12$  のオン状態が確保される。次の瞬間に  $TFT28$  がオフされることにより、駆動用  $TFT12$  のドレイン電流は制御用  $TFT11$  を介して駆動用  $TFT12$  のゲートに回り込む。これにより、駆動用  $TFT12$  のゲート・ソース間電圧が、 $TFT12$  のスレッショルド電圧に等しくなるまで、ゲート・ソース間電圧が押し上げられ、この時点で駆動用  $TFT12$  はオフする。そして、この時のゲート・ソース間電圧がコンデンサ  $13$  に保持され、このコンデンサ電圧によって  $EL$  素子  $14$  の駆動電流が制御される。すなわち、この電圧プログラミング方式においては、駆動用  $TFT12$  におけるスレッショルド電圧のばらつきを補償するように作用する。

#### 【0069】

この図 14 に示した構成においても、逆バイアス電圧の印加タイミングにおいては、切り換えスイッチ  $S1$  ,  $S2$  は、図とは逆方向に切り換えられ、駆動用  $TFT12$  のソース側に  $V_{Lcath} = -5\text{ V}$  が供給され、 $EL$  素子  $14$  の陰極には  $V_{Hanod} = 10\text{ V}$  が供給される。この瞬間において駆動用  $TFT12$  のゲートには、前記コンデンサ  $13$  に蓄積されていた電荷に対して、さらに  $V_{Lcath} = -5\text{ V}$  の電圧が重畳されて印加される。



## 【 0 0 7 0 】

この時の駆動用 T F T 1 2 のゲートに印加される電圧レベルは、前記  $V_{Lcath}$  ( $= -5 V$ ) よりもさらにマイナス方向にシフトされた電圧になされる。これにより、駆動用 T F T 1 2 は P チャンネルであるがためオン状態になされ、E L 素子 1 4 には駆動用 T F T 1 2 を介して、効果的に逆バイアス電圧が印加される。また、制御用 T F T 1 1 においては、P チャンネルであるがためカットオフ状態を維持する。なお、ここではコンデンサ 1 3 の電荷を放電させるリセット動作を実行しない場合について説明したが、リセット動作を行っても、作用効果は同様である。

## 【 0 0 7 1 】

この図 1 4 に示した実施の形態においても、E L 素子に対する逆バイアス電圧の印加時においては、同様に駆動用 T F T 1 2 をオン状態とすることができる。したがって、駆動用 T F T を介して E L 素子に対して効果的に逆バイアス電圧を加えることが可能であり、素子の長寿命化を図ることができる。また、E L 素子 1 4 に対する順方向電流の供給および逆バイアス電圧の供給を、絶対値の低い電源電圧の組み合わせにより実現することができる。

## 【 0 0 7 2 】

図 1 5 は、この発明にかかる第 8 の実施の形態について 1 つの画素 1 0 に対応する回路構成で示したものであり、この発明をスレッショルド電圧補正方式に採用した例を示している。この図 1 5 に示す構成においても、 $V_{Hanod} = 10 V$ 、 $V_{Lcath} = -5 V$  の電源が利用される。すなわち、E L 素子 1 4 に対して順方向電流を流す場合、および E L 素子 1 4 に逆バイアス電圧を印加する場合において、切り換えスイッチ  $S1$ 、 $S2$  を介して前記  $V_{Hanod} = 10 V$ 、 $V_{Lcath} = -5 V$  の出力極性を反転させて用いるように構成されている。

## 【 0 0 7 3 】

この構成においては、P チャンネルで構成された駆動用 T F T 1 2 に対して E L 素子 1 4 が直列接続され、また駆動用 T F T 1 2 のゲート・ソース間に電荷保持用のコンデンサ 1 3 が接続されている。すなわち、この基本構成においては、図 8 に示した構成と同等である。一方、図 1 5 に示す構成においては、P チャン

ネルで構成された制御用のTFT11のドレインと駆動用TFT12のゲートとの間にはPチャンネルで構成されたTFT32とダイオード33との並列接続体が挿入されている。なお、前記TFT32はそのゲート・ドレイン間は短絡状態に構成されており、したがってこれは制御用のTFT11から駆動用TFT12のゲートに向かってスレッシュOLD特性を与える素子として機能する。

## 【0074】

この構成によると、1つの画素内に形成された互いのTFTにおけるスレッシュOLD特性は非常に近似した特性になされるので、そのスレッシュOLD特性を効果的にキャンセルさせることができる。

## 【0075】

この図15に示した構成においては、図8に基づいて説明した作用と同様な動作を行うことができる。そして、スイッチS1、S2を切り換えてEL素子14に逆バイアス電圧を供給した場合、コンデンサ13を介して駆動用TFT12をオン状態にすることができ、EL素子14に対して駆動用TFT12を介して、効果的に逆バイアス電圧を印加させることができる。

## 【0076】

したがって、この図15に示した実施の形態においても、EL素子に対する逆バイアス電圧の印加時においては、同様に駆動用TFT12をオン状態とすることができる。それ故、駆動用TFTを介してEL素子に対して効果的に逆バイアス電圧を加えることが可能であり、素子の長寿命化を図ることができる。また、EL素子14に対する順方向電流の供給および逆バイアス電圧の供給を、絶対値の低い電源電圧の組み合わせにより実現することができる。

## 【0077】

なお、以上説明したこの発明にかかる各実施の形態においては、駆動用TFTおよび制御用TFTのいずれもが、Pチャンネルを用いた例を示している。しかしながら、駆動用TFTおよび制御用TFTのいずれもNチャンネルのTFTを用いることによっても、同様の作用効果を得ることができる。

## 【0078】

また、以上説明したこの発明にかかる各実施の形態においては、EL素子に順

方向電流を供給する場合、および逆バイアス電圧を供給する場合のいずれにおいても、正電位の電源電圧（実施の形態においては、 $V_{H\text{anod}} = 10\text{ V}$ ）と、負電位の電源電圧（実施の形態においては、 $V_{L\text{cath}} = -5\text{ V}$ ）との組み合わせをそれぞれ利用するようにしている。しかしながら、EL素子に順方向電流を供給する場合と、逆バイアス電圧を供給する場合において、正負の各電源電圧として、前記したように必ずしも同一電位を組み合わせる必要はなく、正負の各電源電圧として異なる電位レベルの組み合わせを利用しても、同様の作用効果を得ることができる。

#### 【0079】

さらに、図8に示したコンダクタンスコントロール方式、図11および図12に示したカレントミラー方式、図13に示した電流プログラミング方式、図14に示した電圧プログラミング方式、および図15に示したスレッショルド電圧補正方式を採用した各構成においても、図10に示した例と同様に、逆バイアス電圧の印加状態で導通状態となるダイオード18を駆動用TFT12に対して並列接続させた構成とすることができる。

#### 【図面の簡単な説明】

##### 【図1】

従来のアクティブマトリクス型表示パネルにおける1つの画素に対応する回路構成の一例を示した結線図である。

##### 【図2】

図1に示した各画素の回路構成を、表示パネルに配列した状態を模式的に示した平面図である。

##### 【図3】

発光素子に逆バイアス電圧を印加する場合において考えられる第1の回路構成を示した画素単位の結線図である。

##### 【図4】

同じく第2の回路構成を示した画素単位の結線図である。

##### 【図5】

同じく第3の回路構成を示した画素単位の結線図である。

【図 6】

同じく第 4 の回路構成を示した画素単位の結線図である。

【図 7】

同じく第 5 の回路構成を示した画素単位の結線図である。

【図 8】

この発明にかかる第 1 の実施の形態を示した画素単位の結線図である。

【図 9】

同じく第 2 の実施の形態を示した画素単位の結線図である。

【図 1 0】

同じく第 3 の実施の形態を示した画素単位の結線図である。

【図 1 1】

同じく第 4 の実施の形態を示した画素単位の結線図である。

【図 1 2】

同じく第 5 の実施の形態を示した画素単位の結線図である。

【図 1 3】

同じく第 6 の実施の形態を示した画素単位の結線図である。

【図 1 4】

同じく第 7 の実施の形態を示した画素単位の結線図である。

【図 1 5】

同じく第 8 の実施の形態を示した画素単位の結線図である。

【符号の説明】

1 0	画素
1 1	制御用 T F T
1 2	駆動用 T F T
1 3	コンデンサ
1 4	発光素子（有機 E L 素子）
1 8	ダイオード
2 0	表示パネル
3 3	ダイオード

A 1 ～ A n 制御ライン（制御線）

B 1 ～ B m データライン（データ線）

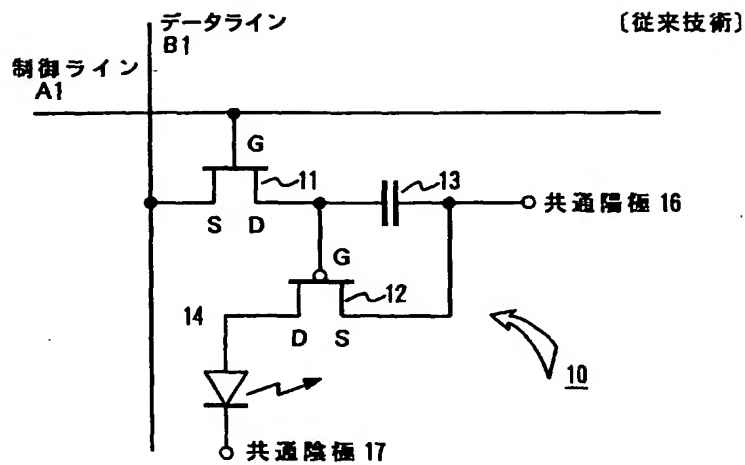
I d 書き込み用電流源

S 1 , S 2 切り換えスイッチ

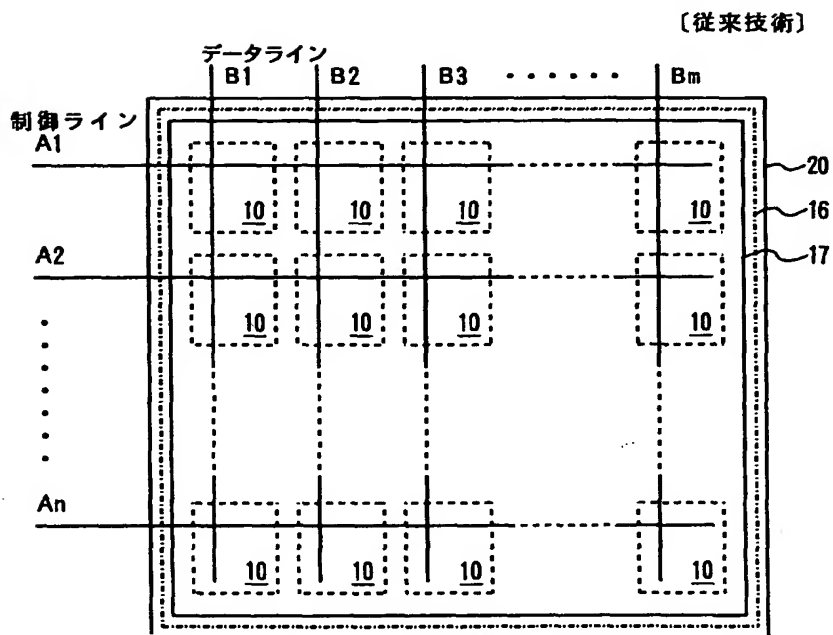
}

【書類名】 図面

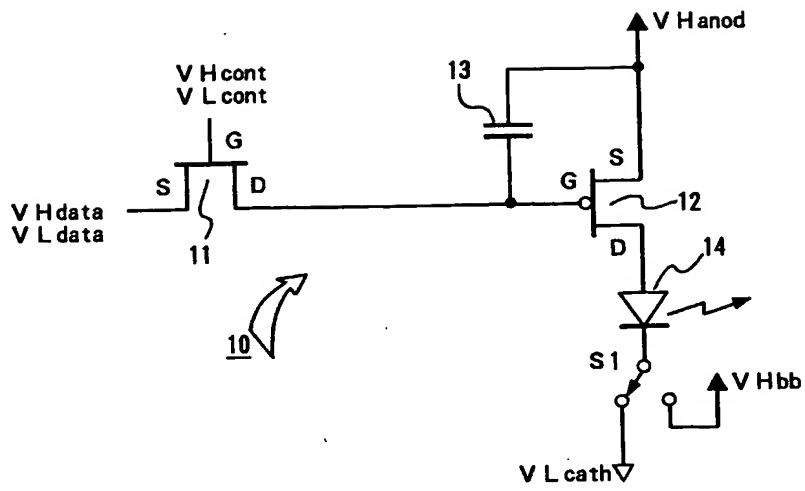
【図 1】



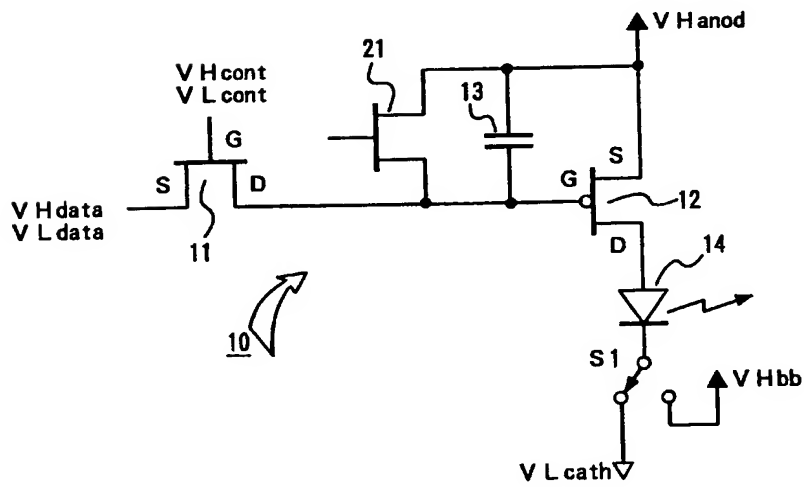
【図 2】



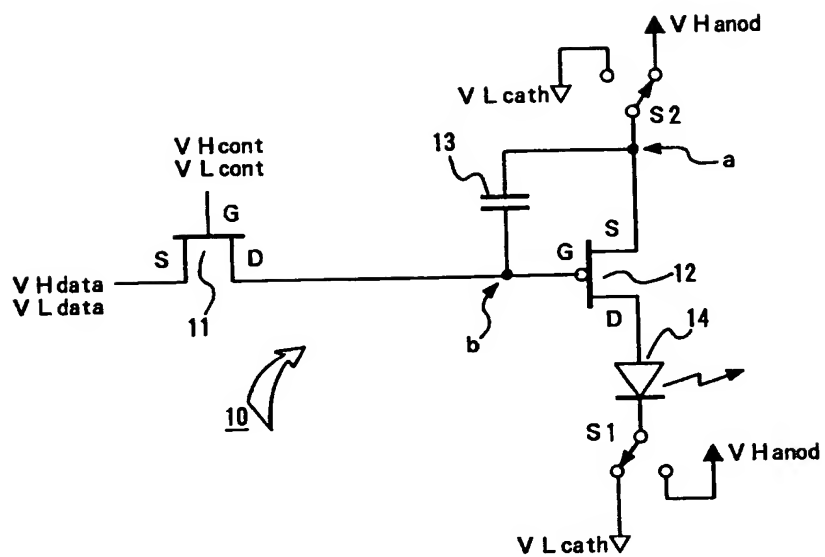
【図 3】



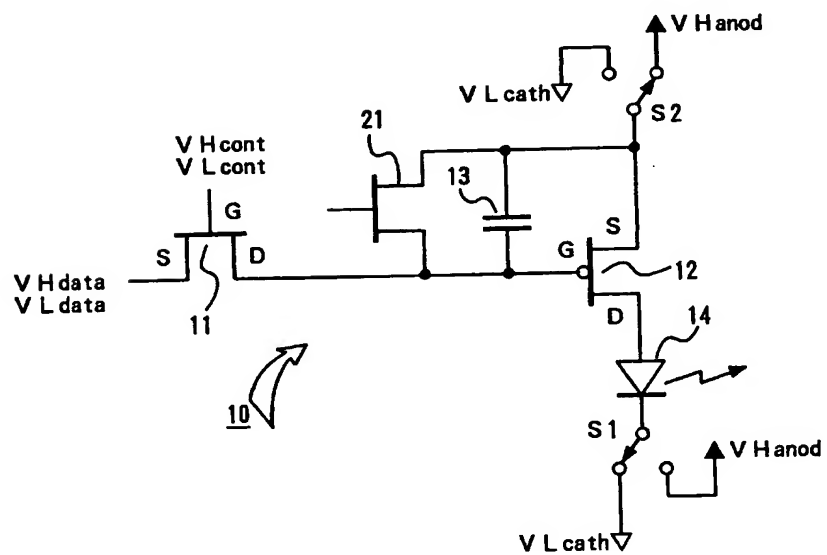
【図 4】



【図 5】

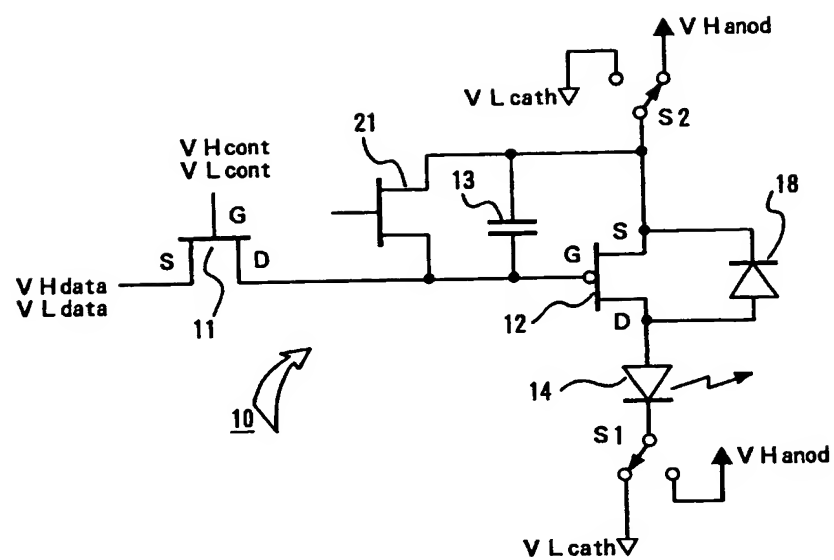


【図 6】

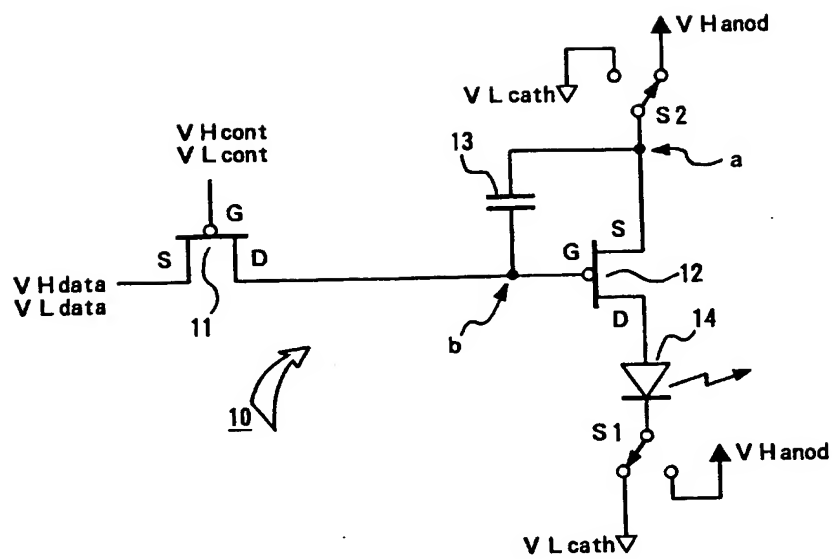




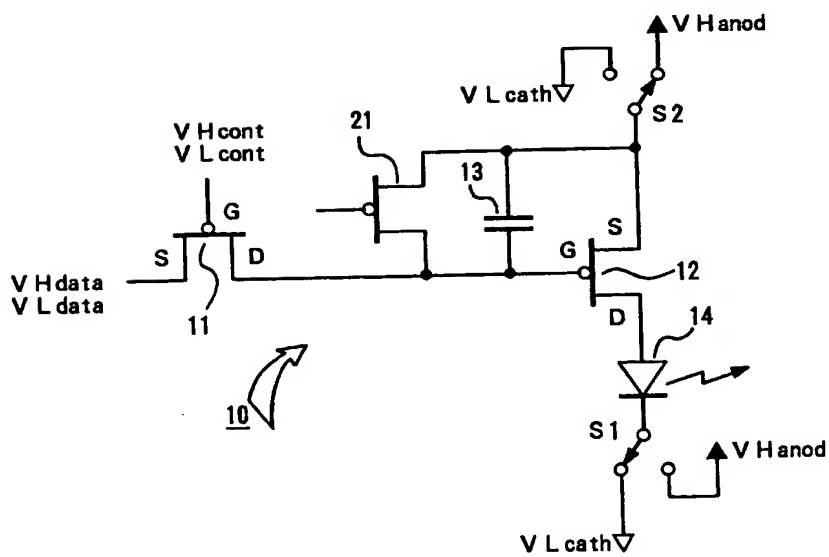
【図 7】



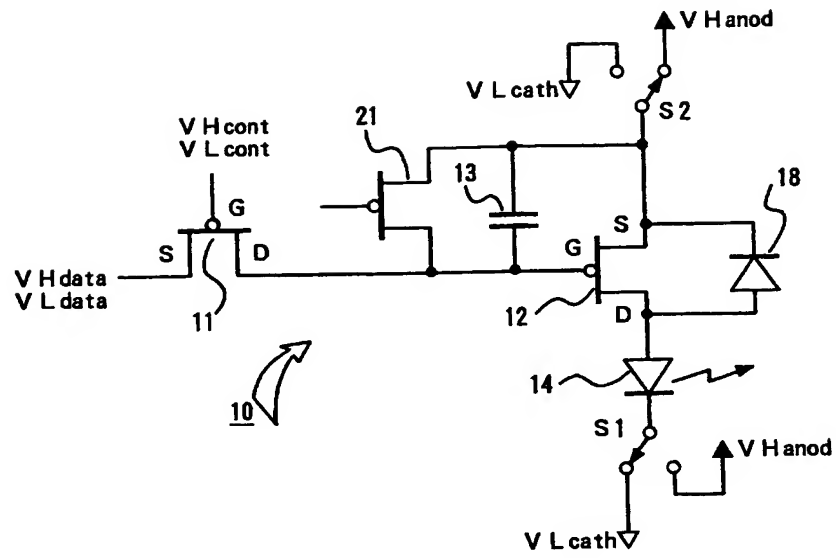
【図 8】



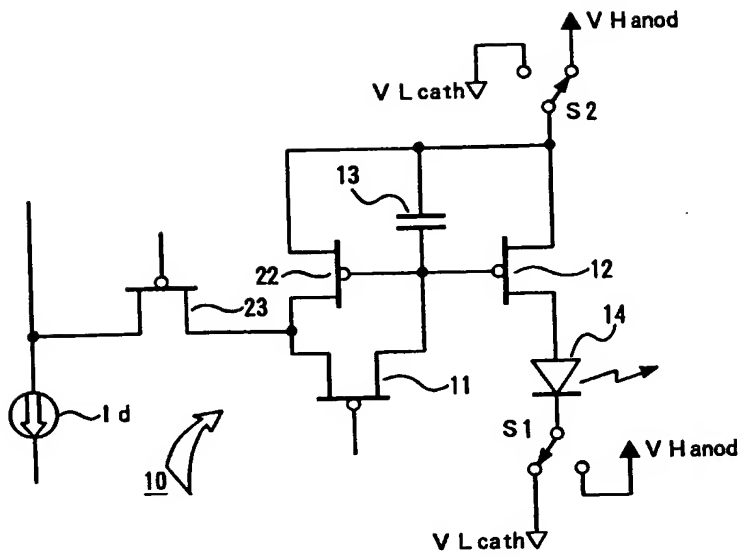
【図 9】



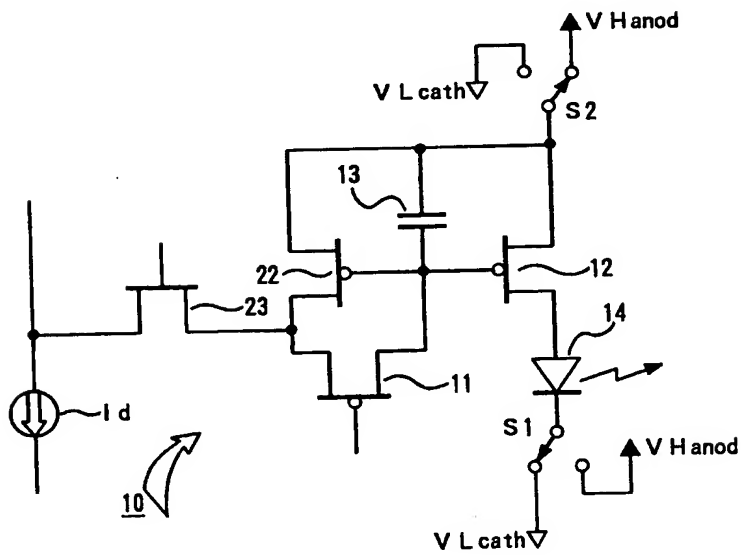
【図 10】



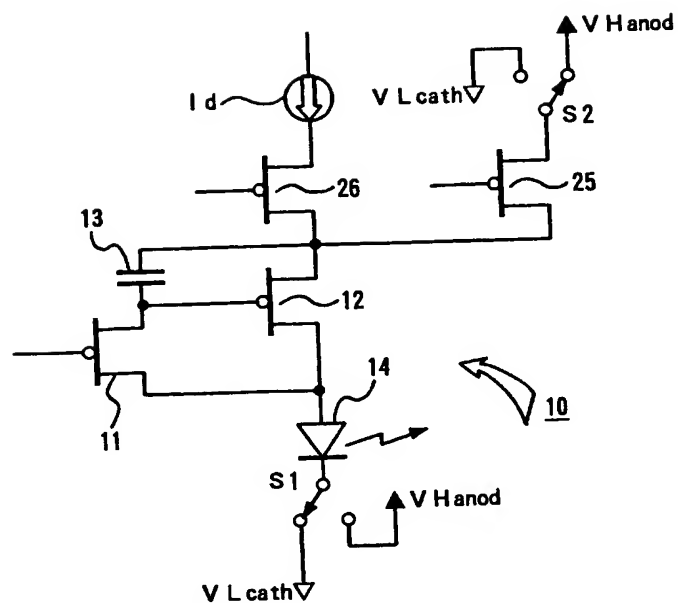
【図 1 1】



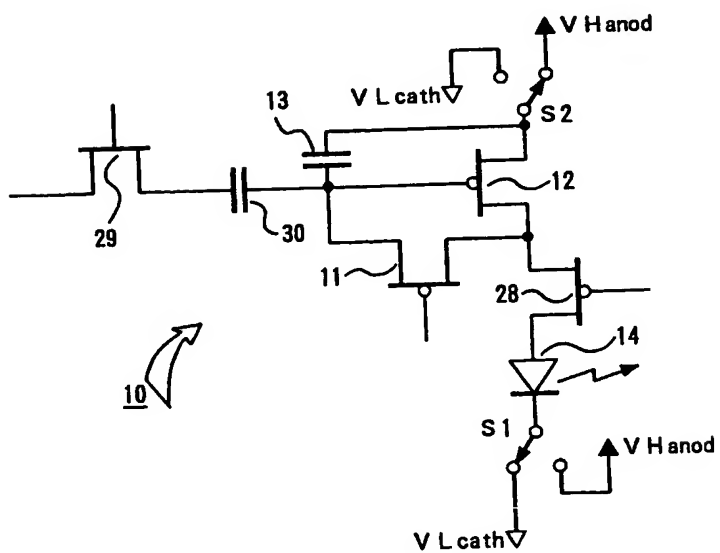
【図 1 2】



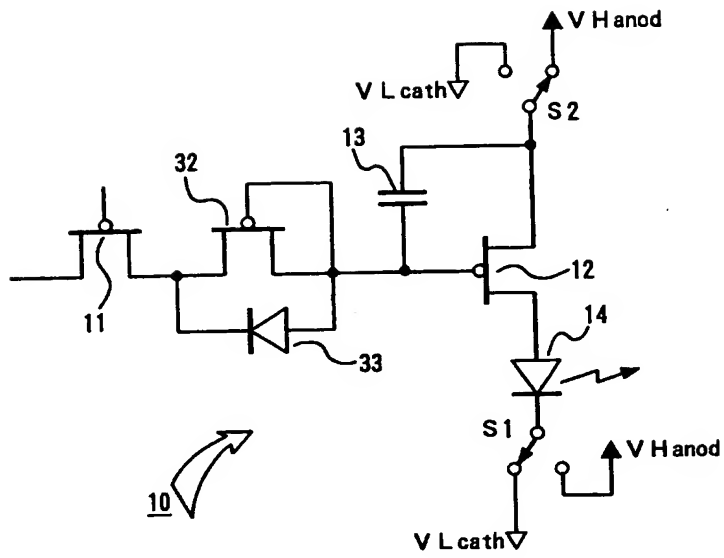
【図 13】



【図 14】



【図 15】



【書類名】 要約書

【要約】

【課題】 発光素子に対して駆動用 T F T を介して効果的に逆バイアス電圧を印加することができるアクティブマトリクス型発光表示パネルの駆動装置を提供すること。

【解決手段】 1 つの画素 1 0 を構成する発光素子 1 4 は、制御用 T F T 1 1 および駆動用 T F T 1 2 によって点灯駆動される。駆動用 T F T 1 2 と発光素子 1 4 の直列回路は、スイッチ S 1 , S 2 を介して電源回路に接続されており、発光素子に対して順方向電流を供給する状態、および発光素子に対して逆バイアス電圧が印加される状態が選択される。前記制御用 T F T 1 1 および駆動用 T F T 1 2 として共に同一チャンネルの T F T を用いることにより、発光素子 1 4 に逆バイアス電圧を印加させた場合、駆動用 T F T 1 2 をオン状態に維持することができる。これにより、発光素子に対して効果的に逆バイアス電圧を印加させることが可能となる。

【選択図】 図 8